

МІНІСТЕРСТВО ОСВІТИ І НАУКИ, МОЛОДІ ТА СПОРТУ УКРАЇНИ
НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«КИЇВСЬКИЙ ПОЛІТЕХНІЧНИЙ ІНСТИТУТ»

Архітектура комп'ютерів - 1. Арифметичні та управляючі пристрої
Методичні вказівки до виконання лабораторних робіт
для студентів напряму підготовки
«123 – Комп'ютерна інженерія»
кафедри обчислювальної техніки

Ухвалено методичною комісією

ФІОТ

(назва інституту/факультету)

Протокол від __.__.2017 р. № __

Голова методичної комісії

(підпис)

І.П.Муха
(ініціали, прізвище)

«__» _____ 2017 р.

Київ-2017

ЗМІСТ

ЗМІСТ	3
ВСТУП.....	4
ПЕРЕЛІК СКОРОЧЕНЬ.....	6
Лабораторна робота №1	
АРИФМЕТИКО-ЛОГІЧНІ ПРИСТРОЇ З РОЗПОДІЛЕНОЮ ЛОГІКОЮ	7
Лабораторна робота №2	
БЛОКИ МІКРОПРОГРАМНОГО УПРАВЛІННЯ.....	18
Лабораторна робота №3	
ПРОЕКТУВАННЯ ПРИСТРОЇВ З МІКРОПРОГРАМНИМ УПРАВЛІННЯМ ДЛЯ ВИКОНАННЯ АРИФМЕТИЧНИХ ОПЕРАЦІЙ ...	30
Лабораторна робота №4	
ПРОЕКТУВАННЯ ПРИСТРОЇВ ДЛЯ МАШИННОГО ПЕРЕТВОРЕННЯ ЧИСЕЛ В РІЗНІ СИСТЕМИ ЧИСЛЕННЯ.....	34
Лабораторна робота №5	
ПРОЕКТУВАННЯ АРИФМЕТИЧНИХ ПРИСТРОЇВ ДЛЯ ВИКОНАННЯ ОПЕРАЦІЙ ДОДАВАННЯ ТА ВІДНІМАННЯ ЧИСЕЛ ІЗ ПЛАВАЮЧОЮ КОМОЮ	38
Лабораторна робота №6	
ПОБУДОВА БЛОКІВ ОБРОБКИ ДАНИХ НА ЕОМ З МІКРОПРОГРАМНИМ УПРАВЛІННЯМ	42
Лабораторна робота №7	
ВИВЧЕННЯ БЛОКУ МІКРОПРОГРАМНОГО УПРАВЛІННЯ.....	46
Лабораторна робота №8	
РОЗРОБКА МІКРОПРОГРАМ ВИКОНАННЯ АРИФМЕТИЧНИХ ОПЕРАЦІЙ.....	51
СПИСОК ЛІТЕРАТУРИ.....	57
ДОДАТОК	58

ВСТУП

В методичних рекомендаціях узагальнені матеріали до виконання лабораторних робіт до курсу «Архітектура комп'ютерів» для студентів на-пряму підготовки 6.050102 «Комп'ютерна інженерія» професійного спря-мування «Комп'ютерні системи та мережі» кафедри обчислювальної тех-ніки всіх форм навчання.

Навчальний матеріал методичних вказівок відповідає одному кре-дитному модулю дисципліни «Архітектура комп'ютерів», а саме «Архітек-тура комп'ютерів – 1. Арифметика та управління».

Матеріал лабораторних робіт присвячений вивченню принципів ор-ганізації та дослідженню арифметико-логічних і управляючих пристроїв, а також побудові функціональних та принципових електричних схем цифро-вих ЕОМ. В методичних вказівках приведені завдання та рекомендації до виконання лабораторних робіт. До лабораторних робіт надані теоретичні відомості, необхідні для виконання кожної роботи, приклади проектуван-ня, рекомендації до виконання завдання та саме завдання. До кожної лабо-раторної роботи надаються контрольні питання що застосовуються для ко-нтролю знань за відповідною тематикою.

Методичні рекомендації містять список рекомендованої додаткової літератури.

Виконання лабораторних робіт дозволяє розширити і закріпити тео-ретичні знання з дисципліни, опанувати навички проектування і дослі-дження арифметичних та управляючих пристроїв цифрових ЕОМ. Кожній лабораторній роботі повинна передувати самостійна підготовка студентів, в процесі якої вони докладно вивчають опис лабораторної роботи, відпові-дні розділи посібника, конспекту лекцій та літературні джерела. В процесі підготовки складається звіт про лабораторну роботу, в якому повинні бути

відображені всі пункти теоретичного завдання, а також заготовлені для виконання експериментальної частини лабораторної роботи таблиці, осі для часових діаграм і таке інше. Перед початком лабораторної роботи результати підготовки перевіряються викладачем. За цим студент повинен представити заготовлений звіт і відповісти на контрольні питання. Перед початком наступного заняття в лабораторії студент представляє викладачеві цілком оформлений звіт за попередньою роботою. Звіт повинен містити короткі теоретичні відомості, необхідні для виконання завдання, відповіді на контрольні питання, усі схеми, формули, таблиці, діаграми, графіки, отримані при виконанні завдання та в процесі експериментального дослідження схем, а також висновки за роботою. Залік за виконання лабораторної роботи студент одержує після співбесіди за тематикою виконаної роботи.

Теоретичний матеріал та зміст лабораторних робіт відповідають навчальному плану дисципліни «Архітектура комп'ютерів».

Автори методичних вказівок вдячні рецензентам за слушні зауваження, що дозволили покращити якість матеріалу.

ПЕРЕЛІК СКОРОЧЕНЬ

АЛБ	– Арифметико-логічний блок
АЛП	– Арифметико-логічний пристрій
БМУ	– Блок мікропрограмного управління
БУ	– Блок управління
ВМ	– Вертикальне мікропрограмування
ГМ	– Горизонтальне мікропрограмування
ДК	– Доповнювальний код
ЕОМ	– Електронно-обчислювальні машини
ЗК	– Зворотний код
МА	– Мікроалгоритм
МК	– Мікрокоманда
МО	– Мікрооперація
МП	– Мікропрограма
НОЗП	– Надоперативний запам'ятовуючий пристрій
ОПр	– Операційний пристрій
ОП	– Основна пам'ять
ОС	– Операційна схема
ОТ	– Обчислювальна техніка
ПЗП	– Постійний запам'ятовуючий пристрій
ПК	– Прямий код
ПМК	– Пам'ять мікрокоманд
ПЛМ	Програмовані логічні матриці
УГП	– Умовне графічне позначення
УП	– Управляючий пристрій
УС	– Управляючий сигнал

ЛАБОРАТОРНА РОБОТА №1

АРИФМЕТИКО-ЛОГІЧНІ ПРИСТРОЇ З РОЗПОДІЛЕНОЮ ЛОГІКОЮ

Мета роботи: вивчити основні методи множення чисел у прямих кодах і способи їх апаратної реалізації, одержати навички в проектуванні й налагодженні схем управління операційними пристроями з розподіленою логікою.

Теоретичні відомості [1, 2, 3, 4]

Додаткові теоретичні відомості

Синтез арифметико-логічних пристроїв з розподіленою логікою

За структурою розрізняють АЛП з розподіленою та зосередженою логікою (інакше АЛП із закріпленими та загальними мікроопераціями).

В АЛП першого типу апаратура для реалізації мікрооперацій розподілена між регістрами та закріплена за ними, тобто кожен регістр використовує власну логіку для виконання мікрооперацій. У пристроях другого типу всі логічні ланцюги об'єднані в арифметико-логічному блоці, а всі регістри реалізовані у вигляді надоперативного запам'ятовуючого пристрою.

АЛП з розподіленою логікою складаються з двох функціональних частин (рис. 2.2): управляючий пристрій, що забезпечує формування всіх управляючих сигналів; операційний пристрій, забезпечує перетворення інформації та виконує мікрооперації над машинними словами.

Побудова таких АЛП відбувається за наступними етапами:

1. Для кожної операції будується операційна схема та функціональний мікроалгоритм (Ф-мікроалгоритм). Рекомендується обирати такі мікроалгоритми виконання операцій, що краще сполучаються, тобто вимагають

однакового напрямку зсувів в регістрах, однакову розрядність регістрів, одні й ті самі джерела операндів суматорів і таке інше.

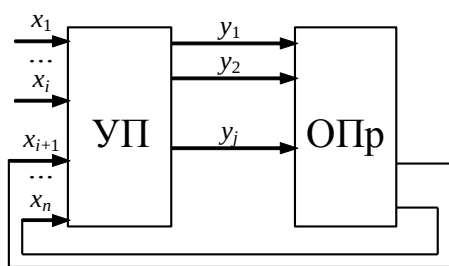


Рис. 2.2. Загальна структура АЛП

2. Обирається розрядність регістрів, лічильників. Виконується логічне моделювання роботи ОПр, наприклад, із застосуванням діаграми стану регістрів при виконанні МА з критичними значеннями операндів.

3. Розробляється функціональна та принципова схеми ОПр із зазначенням управляючих сигналів для кожного вузла пристрою.

4. Складається закодований структурний мікро алгоритм (С-мікроалгоритм) виконання заданих операцій.

5. Виконується синтез управляючого пристрою.

6. Складається функціональна та принципова схеми АЛП.

Приклад 1. Побудувати схему АЛП для реалізації операції множення чисел за першим способом. Синтезувати схему, що дозволяє обчислити добуток $Z=Y \times X$ двох правильних дробів $Y= 0, y_1, y_2 \dots y_n$ та $X= 0, x_1, x_2 \dots x_n$. Вважати, що розрядність дробів $n = 16$.

Виконання завдання

Операційна схема, що реалізує перший спосіб множення, подана на рис. 2.3, де *RG1* – регістр накопичення суми часткових добутоків, *RG2* – регістр множника, *RG3* – регістр множеного, *RG4 (CT)* – лічильник циклів, *TC* – тригер переносу, *SM* – комбінаційний суматор. Регістри *RG1* та *RG2* реалізують мікрооперації зсуву, лічильник *RG4* дозволяє формувати ознаку нуля – що визначає закінчення обчислення добутку. За нульовим вмістом регістру *RG4* результат обчислення формується в регістрах *RG1* та *RG2*.

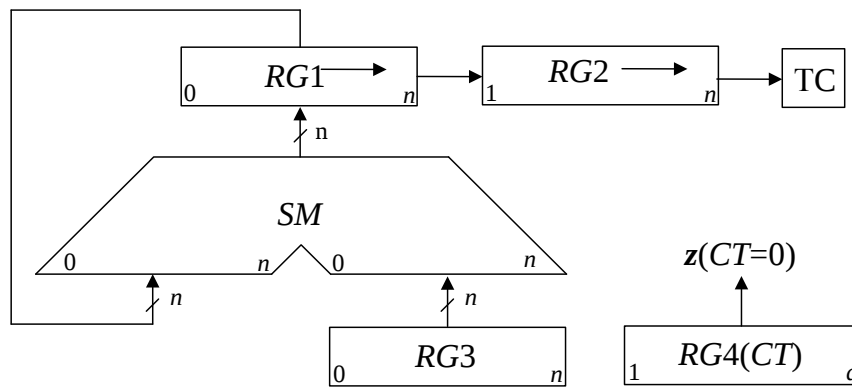


Рис. 2.3. Операційна схема множення

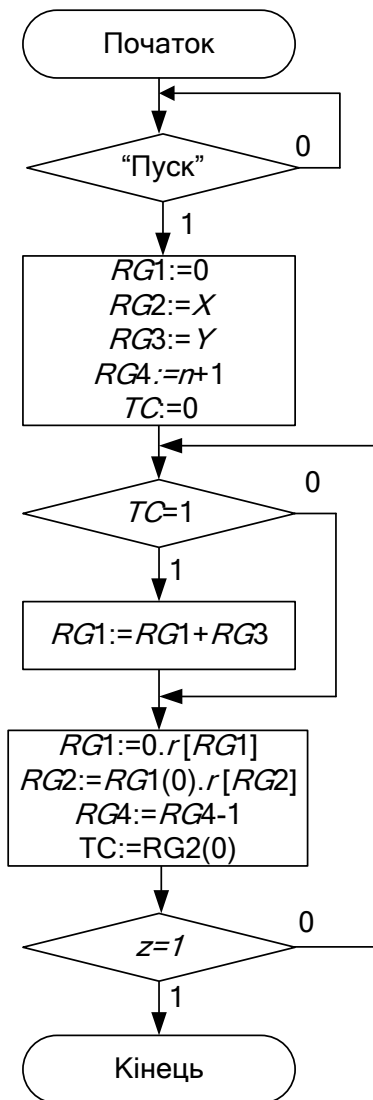


Рис. 2.4. Ф-мікроалгоритм
множення чисел

Для розробленої операційної схеми побудуємо Ф-мікроалгоритм. Припустимо, що ОПр входить до складу АЛП із централізованим управлінням, отже робота цього блоку розпочинається із надходження сигналу “Пуск” від центрального блоку управління. Функціональний мікроалгоритм зображений на рис. 2.4, де TC – стан тригера переносу, z – значення ознаки нуля в лічильнику циклів $RG4$.

Логічне моделювання потактової роботи ОПр приведене в табл. 2.1

Значення операндів:

$$Y = 5_{10} = 0101_2;$$

$$X = 7_{10} = 0111_2;$$

$$Z = 35_{10} = 00100011_2.$$

Розрядність дробів $n = 4$.

Таблиця 2.1. Логічне моделювання роботи ОПр

№ та- кту	RG1	RG2	TC	RG3	RG4	z	МО
ПС	0000	0101	0	0111	0101	0	Початковий стан
1	0000	0010	1	0111	0100	0	$RG1 \rightarrow, RG2 \rightarrow,$ $RG4 - 1; z = 0$
2	0000 $+0111$ 0111 0011	0010	1	0111	0100	0	$RG1 + RG3$
		1001	0	0111	0011	0	$RG1 \rightarrow, RG2 \rightarrow,$ $RG4 - 1; z = 0$
3	0001	1100	1	0111	0010	0	$RG1 \rightarrow, RG2 \rightarrow,$ $RG4 - 1; z = 0$
4	0001 $+0111$ 1000 0100	1100	1	0111	0010	0	$RG1 + RG3$
		0110	0	0111	0001	0	$RG1 \rightarrow, RG2 \rightarrow,$ $RG4 - 1; z = 0$
5	0010	0011	0	0111	0000	1	$RG1 \rightarrow, RG2 \rightarrow,$ $RG4 - 1; z = 1$

На підставі ОС множення та Ф-мікроалгоритму складемо перелік управляючих сигналів для всіх функціональних частин ОПр та побудуємо функціональну схему.

Функціональна схема ОПр зображена на рис. 2.5. Перелік управляючих сигналів наведений в табл. 2.2.

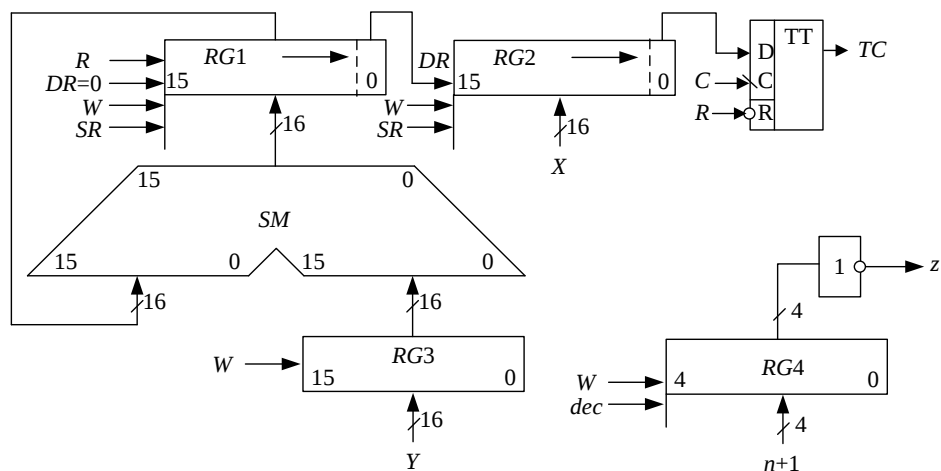


Рис. 2.5. Функціональна схема операційного пристрою

Таблиця 2.2. Таблиця управляючих сигналів

Елемент	Мікрооперація	Управляючий сигнал
RG1	Скидання	R
	Запис	W
	Зсув вправо	SR
	Заповнення старшого розряду при зсуві вправо	DR
RG2	Запис	W
	Зсув вправо	SR
	Старший розряд при зсуві вправо	DR
RG3	Запис	W
RG4	Запис	W
	Декремент лічильника	dec
TC	Скидання	R
	Запис молодшого розряду множника у тригер переносу	C

За побудованою функціональною схемою будемо функціонально-структурний мікроалгоритм (ФС-мікроалгоритм), що зображений на рис 2.6. Індекс указує до якої з функціональних частин пристрою множення належить управляючий сигнал.

Кодування сигналів управління та логічних умов наведене в табл. 2.3 – 2.4.

Для забезпечення перепаду сигналів управління SR_1 , SR_2 , dec , C_{TC} (вершину з цими сигналами охоплює петля рис. 2.6) необхідно ввести порожню додаткову вершину.

Закодований ФС-мікроалгоритм зображений на рис. 2.7, де управляючі сигнали та сигнали логічних умов відповідають рис. 2.6 та табл. 2.2 – 2.4.

Отриманий закодований ФС-мікроалгоритм є вихідним для здійснення синтезу управляючого пристрою.

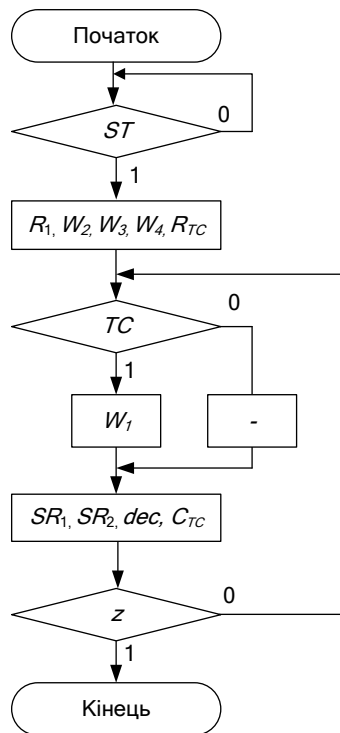


Рис. 2.6. Функціонально-структурний мікроалгоритм

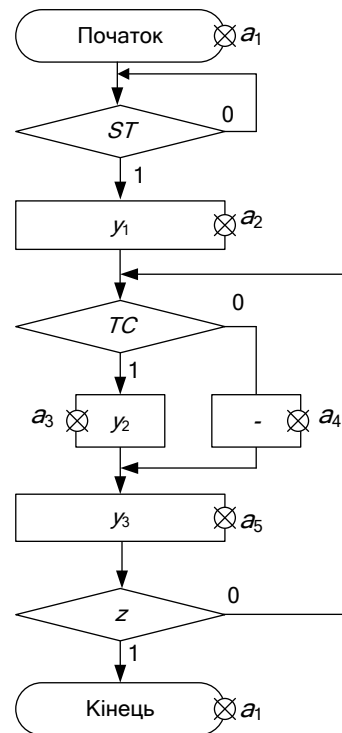


Рис. 2.7. Закодований функціонально-структурний мікроалгоритм

Таблиця 2.3. Кодування сигналів управління

Управляючі сигнали	Код
R_1	y_1
W_2	
W_3	
W_4	
R_{TC}	
W_1	y_2
SR_1	y_3
SR_2	
C_{TC}	
dec	

Таблиця 2.4. Кодування логічних умов

Логічні умови	Код
Пуск	ST
Аналіз молодшого розряду множника	TC
Нульовий вміст лічильника	z

Отриманий закодований ФС-мікроалгоритм є вихідним для здійснення синтезу управляючого пристрою.

Для управління роботою ОПр застосуємо *пристрій управління з жорсткою логікою*, який реалізуємо у вигляді цифрового автомата Мура.

Розмітка ФС-мікроалгоритма для автомата Мура наведена на рис. 2.7. Стани автомата позначені символами a_i . Часова діаграма роботи управляючого пристрою зображена на рис. 2.8. Часова діаграма відповідає потактовій роботі ОПр для прикладу, виконаного в табл. 2.1.

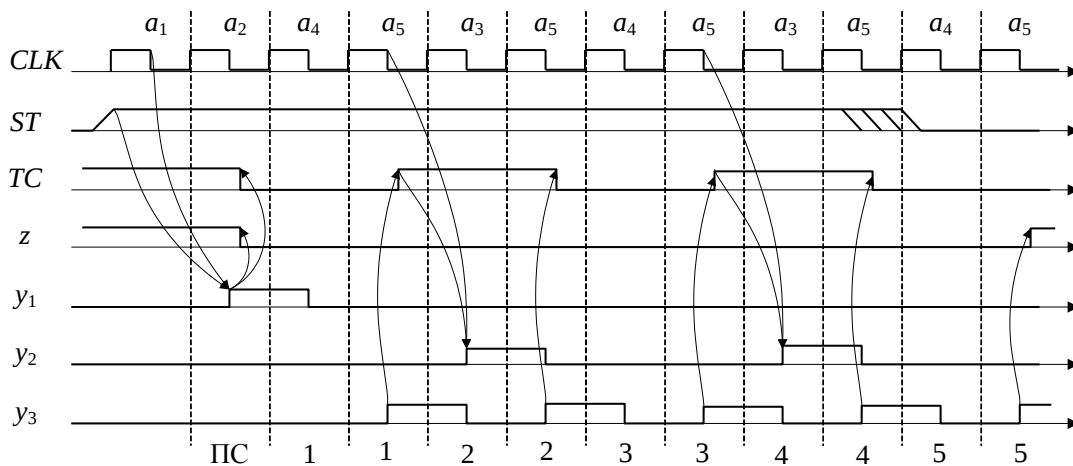


Рис. 2.8. Часова діаграма роботи пристрою управління

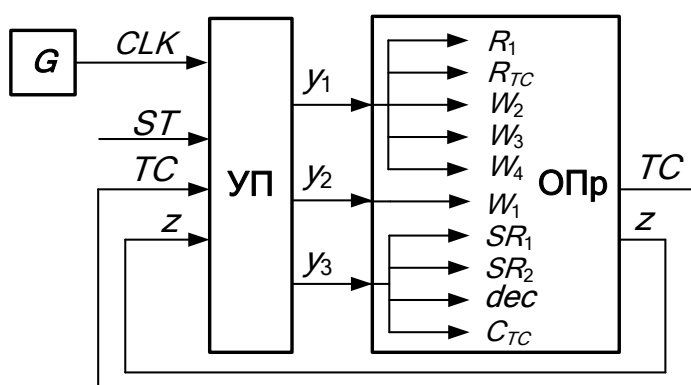


Рис. 2.9. Узагальнена структурна схема
АЛП

На рис. 2.9 зображена узагальнена структурна схема АЛП множення. Управляючі сигнали з виходів пристрою управління підключаються до входів відповідних функціональних частин ОПр.

Схема електрична фу-

нкціональна АЛП для множення додатних чисел наведена у додатку А. Опис функціональної схеми наведений у прикладі 7.1.

Підготовка до лабораторного заняття

1. Розробити структурну схему операційного пристрою та змістовний мікроалгоритм множення додатних чисел відповідно до завдання наведеного у табл. 2.7), де $a_6, \dots, a_1$ – молодші розряди двійкового номера залікової книжки. Для побудови схеми використати комбінаційний суматор, регістр-лічильник циклів та асинхронні регістри, що мають входи управління зсувами і занесенням інформації. На схемі повинні бути зазначені розрядність регістрів та шин.

2. Розробити функціональну схему операційного пристрою.

3. Виконати логічне моделювання роботи операційного пристрою за допомогою цифрової діаграми із зазначеними викладачем значеннями операндів.

4. Здійснити синтез пристрою управління, тип управляючого автомату обрати із табл.2.9. Пам'ять автомата реалізувати на тригерах, тип яких обрати з табл. 2.8. Ураховувати, що мікрооперації на регістрах виконуються за зворотним перепадом управляючих сигналів.

5. Побудувати часові діаграми роботи автомата для кожної комбінації значень логічних умов.

Таблиця 2.7. Варіанти завдання

a_6	a_5	a_4	Спосіб множення	Розрядність операндів
0	0	0	1	16
0	0	1	2	8
0	1	0	3	16
0	1	1	4	8
1	0	0	1	8
1	0	1	2	16
1	1	0	3	8
1	1	1	4	16

Таблиця 2.8. Варіанти завдання

a ₃	a ₂	Тип тригера
0	0	JK
0	1	T
1	0	RS
1	1	D

Таблиця 2.9. Варіанти завдання

a ₁	Тип автомата
0	Мили
1	Мура

Порядок виконання роботи

1. В моделюючій програмі ПРОГМОЛС 2.0 побудувати схему операційного пристрою для множення чисел та доповнити її схемою управляючого автомата. На першому етапі виходи автомата до входів операційного пристрою не підключати. Налагодити окремо схему операційного пристрою та схему управляючого автомата в синхронному режимі. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку М.

2. Підключити до управляючих входів операційного пристрою виходи автомата. Зробити комплексне налагодження схеми в синхронному режимі й переконатися в правильності одержання результату.

3. Перейти до асинхронного моделювання. Дослідити зазначені викладачем часові параметри схеми.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; висновки за роботою.

Контрольні питання

1. Охарактеризуйте чотири основних методи множення чисел.

2. Як розрахувати розрядність вузлів операційного пристрою?
3. Визначить поняття: операція, мікроалгоритм, мікрооперація.
4. Що таке мікроалгоритм операції?
5. Визначте основне призначення арифметико-логічного пристрою в ЕОМ.
6. Наведіть типи арифметико-логічних пристроїв, та їх основні відмінності.
7. Охарактеризуйте основні етапи проектування арифметико-логічного пристрою з розподіленою логікою.
8. Що відображує операційна схема виконання операції?
9. Що відображує функціональна схема пристрою?
10. В чому відмінність функціонального та структурного мікроалгоритмів?
11. Напишіть вирази, що визначають закони функціонування автоматів Милі та Мура.
12. У чому відмінність автоматів Милі та Мура?
13. Намалюйте узагальнену структурну схему управляючого автомата.
14. Охарактеризуйте основні етапи проектування управляючого автомата.
15. Як перейти від змістовного мікроалгоритму до закодованого мікроалгоритму?
16. Як побудувати граф автомата?
17. Як здійснюється оцінка станів автомата?
18. Як визначити необхідну тривалість управляючих сигналів?
19. Від чого залежить кількість тригерів, необхідних для побудови пам'яті автомата?
20. Як скласти структурну таблицю автомата?

21. Складіть таблицю переходів для *JK*-, *RS*-, *T*- і *D*-тригерів. Наведіть їх умовне графічне позначення.

22. Чи можливий перехід автомата в стан, що непередбачений графом, при використанні тригерів із внутрішньою затримкою (тригерів, керованих рівнем сигналів)?

23. Коли можливе виникнення помилкових управляючих сигналів (що непередбачені графом автомата) і чим визначається їх тривалість?

24. Наведіть способи усунення короточасних помилкових управляючих сигналів.

25. У чому суть «протигонючого» кодування станів автомата?

26. Як забезпечити перепад управляючого сигналу у випадку, коли операторну вершину з цим сигналом охоплює «петля»?

27. Як визначити час переходу автомата з одного стану в інший?

СПИСОК ЛІТЕРАТУРИ

1. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. – К.: ВЕК +, 2008. – 176 с.

2. *Карцев М.А.* Архитектура цифровых вычислительных машин.— М.: "Наука", 1978. – 295 с.

3. *Самофалов К.Г., Корнейчук В.И., Тарасенко В.П.* Цифровые ЭВМ. Теория и проектирование.— К.: Выш.шк. 1989. – 424 с.

4. *Цифровые ЭВМ. Практикум* / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабин – К.: Выш.шк. 1989. – 124 с.

ЛАБОРАТОРНА РОБОТА №2

БЛОКИ МІКРОПРОГРАМНОГО УПРАВЛІННЯ

Мета роботи: Дослідити засоби побудови блоків мікропрограмного управління. Одержати навички в проектуванні й налагодженні схем пристроїв управління з мікропрограмним управлінням.

Теоретичні відомості [1, 2, 3,4]

Додаткові теоретичні відомості

Синтез блоків мікропрограмного управління

БМУ функціонує у відповідності з *принципом мікропрограмного управління*, що полягає в наступному.

Спрощена структурна схема БМУ наведена на рис. 3.3.

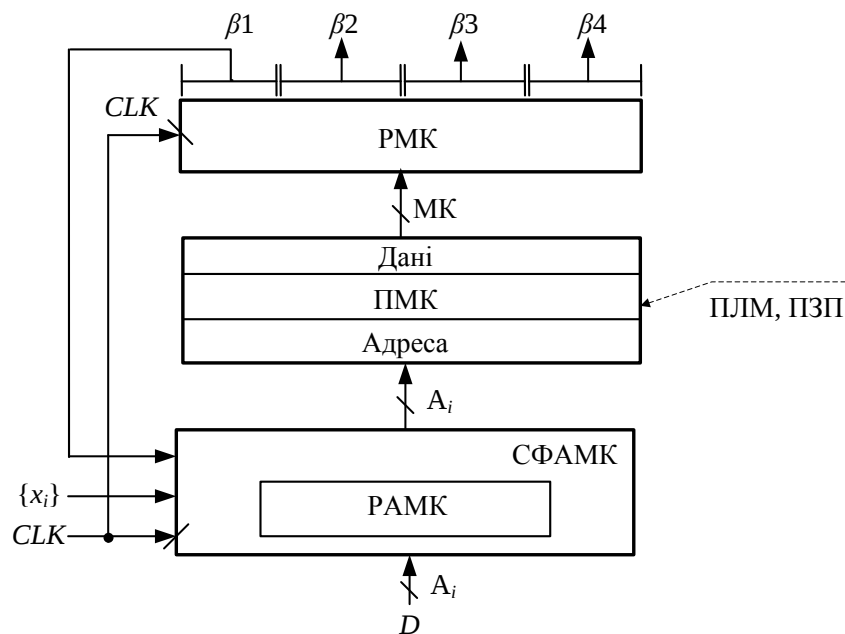


Рис. 3.3. Структурна схема БМУ

Основні функціональні частини БМУ:

РАМК – регістр адреси МК;

- СФАМК – схема формування адреси МК;
 ПМК – пам'ять МК;
 РМК – регістр МК;
 A_i – адреса МК;
 CLK – синхросигнал;
 $\{x_i\}$ – логічні умови;
 D – вхід завдання початкової адреси мікропрограми.

МК розміщуються у пам'яті мікрокоманд. На рис. 3.4 наведений формат мікрокоманди.

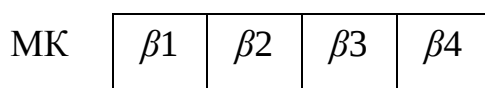


Рис. 3.4. Формат мікрокоманди

Сигнали зони $\beta 2$ управляють вузлами комп'ютера, зони $\beta 3$ – визначають тривалість цих сигналів, сигнали зони $\beta 1$ разом із логічними умовами $\{x_i\}$ поступають на вхід СФАМК і формують адресу наступної МК. За черговим сигналом CLK адреса наступної МК буде сформована у РАМК. Зона $\beta 4$ використовується для виконання допоміжних функцій, наприклад контролю апаратури.

Структурна схема БМУ з урахуванням зони затримки управляючих сигналів зображена на рис. 3.10.

У обчислювальних системах зона $\beta 4$ може складатися із сотні розрядів. Найчастіше цю зону використовують для контролю апаратури.

Схема контролю має вигляд зображений на рис. 3.11. Для контролю використовують операцію згортки (суму за модулем 2). У цьому випадку зона $\beta 4$ має довжину 1 розряд, вміст цього розряду доповнює кількість 1 у слові мікрокоманди до парної (або непарної, при контролі слова МК на непарність).

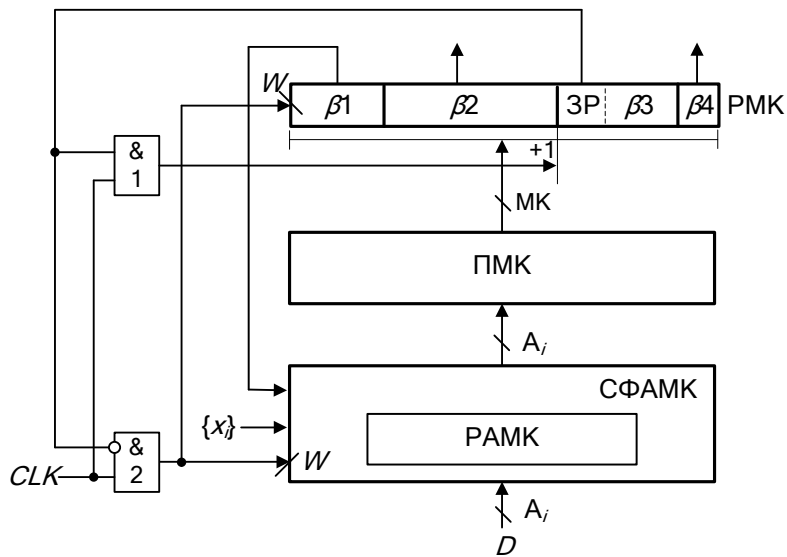


Рис. 3.10. Структурна схема БМУ з урахуванням зони затримки УС

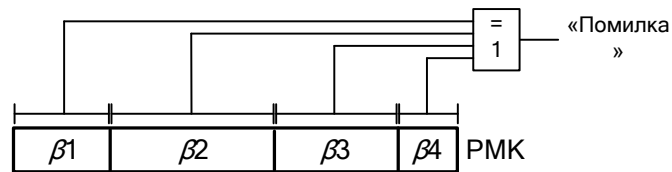
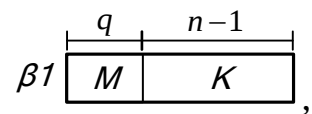


Рис. 3.11. Схема контролю слова МК на парність

Синтез БМУ з примусовою адресацією

За примусової адресації зона $\beta 1$ має наступний формат:



- де M – поле управління мультиплексором;
 q – довжина поля управління мультиплексором;
 K – константа, що визначає адресу наступної мікрокоманди;
 n – розрядність адреси мікрокоманди.

БМУ з відносною адресацією

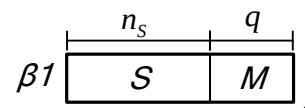
За відносної адресації адреса наступної МК визначається за формулою:

$$A_{i+1} = A_i + S + \alpha, \quad (3.5)$$

де S – приріст адреси МК;

α – сигнал на виході мультиплексора, що залежить від логічних умов X_i .

Формат зони $\beta 1$ у загальному вигляді:



Довжину поля S визначають за виразом:

$$n_s = \lceil \log_2 N \rceil + 1, \quad (3.6)$$

де N – максимальний приріст, додатковий знаковий розряд додається для визначення напрямку переходу (зменшення або збільшення адреси).

Структурна схема БМУ наведена на рис. 3.23.

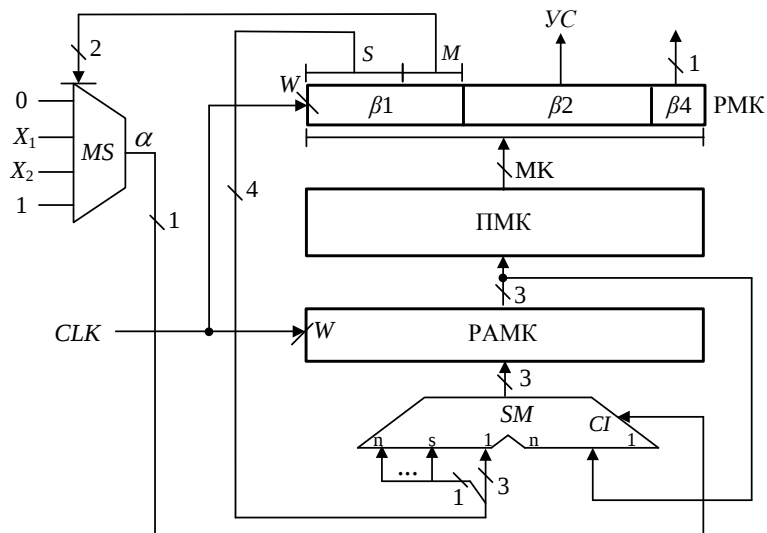


Рис. 3.23. Структурна схема БМУ з відносною адресацією

Приклад 3.8. Побудувати структурну схему БМУ і карту пам'яті мікропрограми для мікроалгоритму виконання операції множення. Мікроалгоритм повинен забезпечувати управління арифметико-логічним пристроєм із розподіленою логікою.

Вихідні дані:

- Спосіб адресації мікрокоманд – примусовий;
- Структура ПМК – лінійна;
- Ємність ПМК – 16 слів;
- Тривалість мікрооперації підсумовування – 4 такти;
- Початкова адреса мікропрограми – 0007h;
- Виконати перевірку слова МК на непарність;
- Розрядність операндів – 16 розрядів;
- Розрядність регістрів та суматорів – 8 розрядів.

Виконання завдання

Структурна схема пристрою для виконання операції множення першим способом з урахуванням елементної бази наведена на рис. 3.24. Мікроалгоритм управління роботою пристрою наведений на рис. 3.25. Змістовний МА наведений на рис. 3.26.

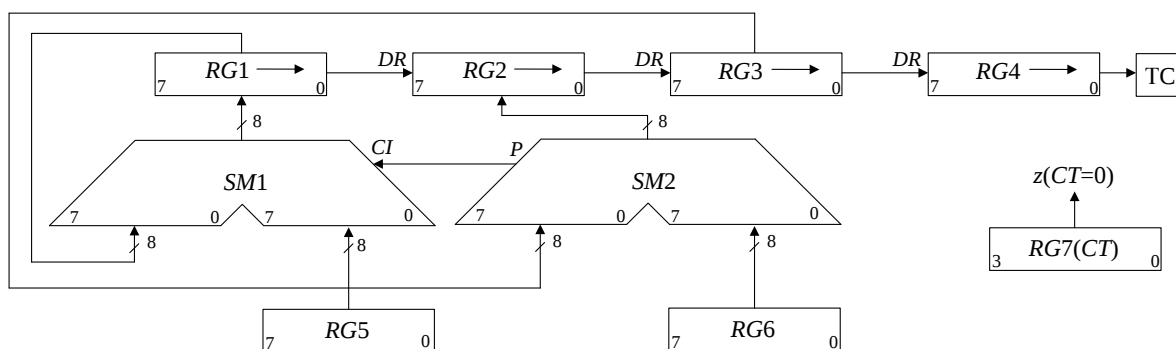


Рис. 3.24. Структурна схема пристрою множення

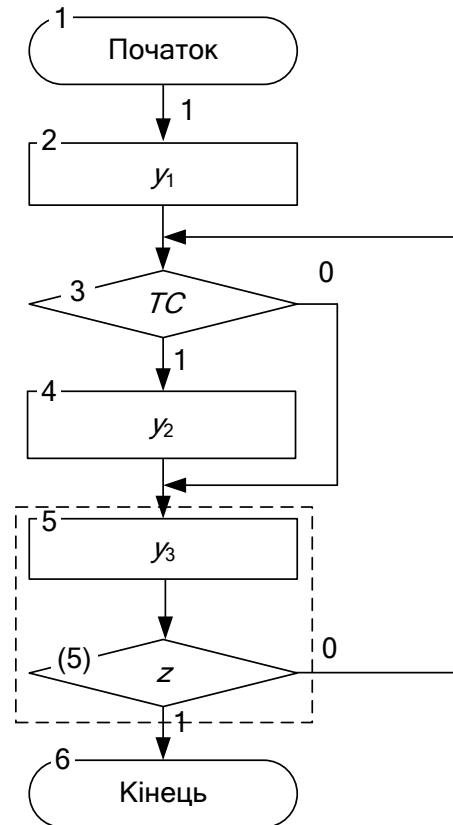
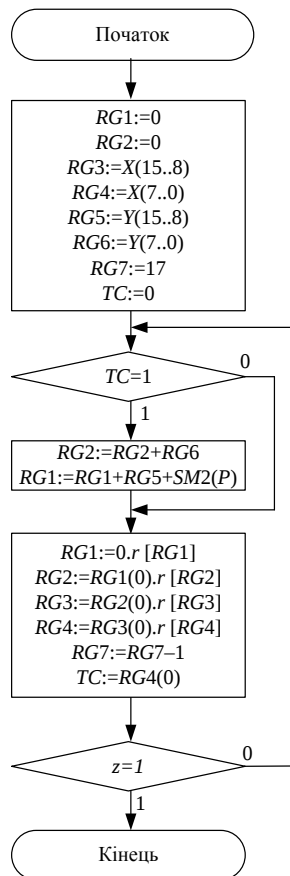


Рис. 3.26. Закодований алгоритм управління пристроєм множення

Рис. 3.25. Змістовний мікроалгоритм

Визначимо формат зони β_1 :

$$n_a = \lfloor \log_2 16 \rfloor = 4; \quad n_K = 3;$$

$$n_M = \lfloor \log_2 4 \rfloor = 2; \quad n_{\beta_1} = 5.$$

Визначимо спосіб управління мультиплексором (табл. 3.11).

Таблиця 3.11. Кодування поля M

$m_2 \ m_1$	УС
00	0
01	TC
10	z
11	1

Визначимо формат зони $\beta 2$. Для максимального способу кодування управляючих сигналів розрахуємо розрядність коду дешифратора за виразом (3.2):

$$n_{\beta 2} = \lceil \log_2 4 \rceil = 2.$$

Наведемо кодування сигналів у зоні $\beta 2$ (табл. 3.12).

Таблиця 3.12. Кодування сигналів

$\alpha_2 \alpha_1$	УС
00	—
01	y_1
10	y_2
11	y_3

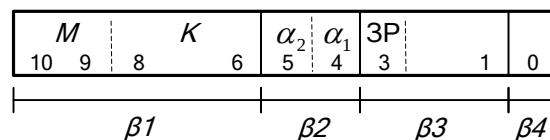
За виразом (3.3) розрахуємо довжину зони $\beta 3$:

$$\Delta t_{\max} = 3;$$

$$n_{\beta 3} = \lceil \log_2 3 \rceil + 1 = 3.$$

Для перевірки на парність у зоні $\beta 4$ необхідно виділити один розряд.

Отримаємо наступний формат мікрокоманди ($n_{\text{МК}} = 10$):



Розміщуємо мікрокоманди в пам'яті мікрокоманд (рис. 3.27).

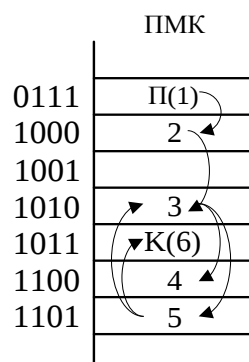


Рис. 3.27. Розміщення мікрокоманд в ПМК

Карта програмування БМУ наведена у табл. 3.13.

Таблиця 3.13. Карта програмування БМУ

№ МК	Адреса	$\beta 1$		$\beta 2$	$\beta 3$		$\beta 4$
		K	M	$\alpha_2 \alpha_1$	ЗР		
П(1)	0111	100	00	00	0	00	0
2	1000	101	00	01	0	00	0
3	1010	110	01	00	0	00	1
4	1100	110	11	10	1	01	1
5	1101	101	10	11	0	00	0
К(6)	1011	101	11	00	0	00	1

Структурна схема БМУ із лінійною ПМК та примусовим способом адресації мікрокоманд, розробленого для реалізації множення, зображена на рис. 3.17.

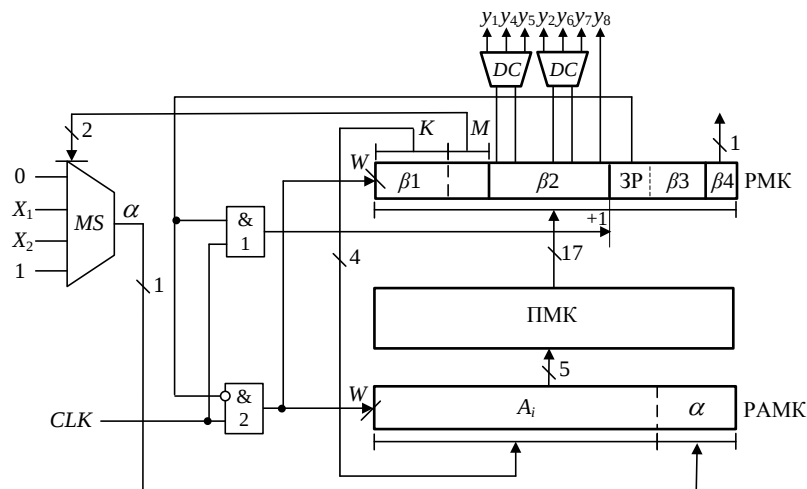


Рис. 3.17. Схема БМУ з примусовою адресацією

Підготовка до роботи

1. Побудувати структурну схему БМУ і карту пам'яті мікропрограм для мікроалгоритму виконання операції множення. Мікроалгоритм повинен забезпечувати управління арифметико-логічним пристроєм із

розподіленою логікою відповідно до варіанту лабораторної роботи 1 (БМУ повинен замінити управляючий пристрій із жорсткою логікою).

2. Під час виконання завдання необхідно враховувати дані наведені у табл. 3.14 – 3.15.

Таблиця 3.14. Вихідні дані до проектування

a_4	a_2	Спосіб адресації мікрокоманд	Структура ПМК	Ємність ПМК (слів)	Використати зону β_4 для перевірки слова МК
0	0	примусовий	лінійна	64	на непарність
0	1	примусовий	матрична		на парність
1	0	відносна	лінійна		на непарність
1	1				на парність
Спосіб мікропрограмування – горизонтальний;					
Забезпечити занесення початкової адреси мікроалгоритму в регістр адреси мікрокоманд.					

Таблиця 3.15. Вихідні дані до проектування

a_6	a_5	a_4	Тривалість мікрооперації підсумовування	Початкова адреса мікроп- рограми
0	0	0	7	18h
0	0	1	4	0ah
0	1	0	3	06h
0	1	1	6	0eh
1	0	0	11	13h
1	0	1	4	07h
1	1	0	5	11h
1	1	1	2	0bh

Виконання роботи

1. Використовуючи моделюючу систему ПРОГМОЛС 2.0 побудувати і налагодити БМУ. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку М.

2. На спроектованому пристрої виконати числовий приклад із заданими викладачем значеннями операндів.

3. У протоколі навести функціональну схему пристрою для виконання операції множення.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; висновки за роботою.

Контрольні питання

1. Наведіть загальну конструктивно-функціональну структуру ЕОМ, пояснити загальне призначення БМУ та АЛП.

2. Наведіть порівняльну характеристику АЛП з розподіленою та зосередженою логікою.

3. Приведіть етапи побудови АЛП із розподіленою логікою.

4. Визначіть призначення АЛП у ЕОМ. Наведіть класифікацію АЛП.

5. Визначіть призначення БМУ у ЕОМ, наведіть класифікації БМУ.

6. Поясніть, що розуміють під принципом мікропрограмного управління?

7. Наведіть класифікацію БМУ з точки зору забезпечення тривалості виконання мікрооперацій. Наведіть недоліки і переваги кожного із способів.

8. Як забезпечується тривалість виконання мікрооперацій при асинхронному способі управління виконанням МК у БМУ?

9. Наведіть формат слова мікрокоманди і поясніть призначення кожної із зон.

10. Як визначити довжину зони β_2 при горизонтальному способі мікропрограмування?

11. Назвіть способи формування структури зони β_2 , переваги та недоліки кожного із способів.

12. Як визначити довжину зони β_3 формування управляючих сигналів БМУ при асинхронному способі управління виконанням МК?

13. Назвіть способи формування структури зони β_1 , переваги та недоліки кожного із способів.

14. Як скоротити довжину зони β_1 при застосуванні примусової адресації МК?

15. Наведіть приклад застосування зони β_4 .

СПИСОК ЛІТЕРАТУРИ

1. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. – К.: ВЕК +, 2008. – 176 с.

2. *Прикладна* теорія цифрових автоматів: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, В.В.Ткаченко. – К.: Книжкове видавництво НАУ, 2007. – 364 с.

3. *Самофалов К.Г., Корнейчук В.И., Тарасенко В.П.* Цифровые ЭВМ. Теория и проектирование. – К.: Высш.шк. 1989. – 424 с.

4. *Цифровые ЭВМ. Практикум* / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабин – К.: Высш.шк. 1989. – 124 с.

ЛАБОРАТОРНА РОБОТА №3
ПРОЕКТУВАННЯ ПРИСТРОЇВ З МІКРОПРОГРАМНИМ
УПРАВЛІННЯМ ДЛЯ ВИКОНАННЯ АРИФМЕТИЧНИХ ОПЕРАЦІЙ

Мета роботи: Дослідити способи побудови пристроїв для машинного виконання різноманітних арифметичних операцій. Закріпити навички в проектуванні й налагодженні схем пристроїв з мікропрограмним управлінням.

Теоретичні відомості [1,2,3]

Підготовка до роботи

1. Синтезувати операційну схему для виконання заданої арифметичної операції. Задану операцію обрати відповідно до варіанту з табл. 4.1.
2. Виконати логічне моделювання роботи пристрою за допомогою цифрової діаграми із заданими викладачем значеннями операндів. Розрядність та значення операндів обрати з табл. 4.1.
3. Скласти змістовний мікроалгоритм виконання заданої операції.
4. Побудувати структурну схему БМУ і карту пам'яті мікропрограм для мікроалгоритму виконання заданої операції.
5. Під час виконання завдання необхідно враховувати дані наведені у табл. 4.2 – 4.3.

Виконання роботи

1. Використовуючи моделюючу систему ПРОГМОЛС 2.0 побудувати і налагодити пристрій з мікропрограмним управлінням. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку М.
2. На спроектованому пристрої виконати числовий приклад із заданими викладачем значеннями операндів.
3. У протоколі навести функціональну схему пристрою для виконання заданої операції.

Таблиця 4.1. Варіанти завдання

a_5	a_4	Операція	a_6	Розрядність операндів
0	0	$z = \frac{Y}{X}$, способом ділення із зсувом дільника	0	8
			1	6
0	1	$z = \frac{Y}{X}$, способом ділення із зсувом залишку	0	8
			1	6
1	0	$Z = \sqrt{X}$	0	8
			1	6
1	1	$Z = X^2$	0	8
			1	6

* – під час виконання операцій всі аргументи є правильними додатними дробами $Y = 0, y_1y_2 \dots y_n$ та $X = 0, x_1x_2 \dots x_n$, причому $Y < X$.

Таблиця 4.2. Вихідні дані до проектування

a_4	a_2	Спосіб адресації мікрокоманд	Структура ПМК	Ємність ПМК (слів)	Використати зону β_4 для перевірки слова МК
0	0	відносна	лінійна	64	на непарність
0	1				на парність
1	0	примусовий	лінійна		на непарність
1	1	примусовий	матрична		на парність
Спосіб мікропрограмування – горизонтальний;					
Забезпечити занесення початкової адреси мікроалгоритму в регістр адреси мікрокоманд.					

Таблиця 4.3. Вихідні дані до проектування

a_6	a_5	a_4	Тривалість мікрооперації підсумовування	Початкова адреса мікропрограми
0	0	0	7	18h
0	0	1	4	0ah
0	1	0	3	06h
0	1	1	6	0eh

1	0	0	11	13h
1	0	1	4	07h
1	1	0	5	11h
1	1	1	2	0bh

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; висновки за роботою.

Контрольні питання

1. Наведіть основні методи реалізації операції машинного ділення (обчислення кореню).
2. Наведіть склад устаткування необхідний для реалізації АЛП з розподіленою логікою для виконання операції машинного ділення (обчислення кореню).
3. Наведіть порівняльну характеристику АЛП з розподіленою та зосередженою логікою.
4. Наведіть загальну конструктивно-функціональну структуру пристрою з мікропрограмним управлінням для виконання арифметичних операцій, поясніть загальне призначення БМУ та АЛП.
5. Приведіть етапи побудови АЛП із розподіленою логікою.
6. Наведіть класифікації БМУ.
7. Поясніть, що розуміють під принципом мікропрограмного управління.
8. Як забезпечується тривалість виконання мікрооперацій при асинхронному способі управління виконанням МК у БМУ?
9. Наведіть отриманий при виконанні лабораторної роботи формат слова мікрокоманди у БМУ і поясніть призначення кожної із зон.

СПИСОК ЛІТЕРАТУРИ

1. В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник. – К.: ВЕК +, 2008. – 176 с.
2. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. Цифровые ЭВМ. Теория и проектирование.– К.: Высш.шк. 1989. – 424 с.
3. Цифровые ЭВМ. Практикум / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабин – К.: Высш.шк. 1989. – 124 с.

ЛАБОРАТОРНА РОБОТА №4

ПРОЕКТУВАННЯ ПРИСТРОЇВ ДЛЯ МАШИННОГО ПЕРЕТВОРЕННЯ ЧИСЕЛ В РІЗНІ СИСТЕМИ ЧИСЛЕННЯ

Мета роботи: Дослідити способи побудови пристроїв для машинного перетворення чисел в різні системи числення. Закріпити навички в проектуванні й налагодженні схем пристроїв з мікропрограмним управлінням.

Теоретичні відомості [1,2]

Підготовка до роботи

1. Синтезувати операційну схему для виконання перевodu чисел із однієї системи числення в іншу. Задану операцію обрати відповідно до варіанту з табл. 5.2.
2. Виконати логічне моделювання роботи пристрою за допомогою цифрової діаграми із заданими викладачем значеннями операндів. Розрядність операндів обрати з табл. 5.2.
3. Скласти змістовний мікроалгоритм виконання заданої операції.
4. Побудувати пристрій управління для виконання заданої операції. Тип пристрою обрати з табл. 5.3.
5. Під час виконання завдання необхідно враховувати дані наведені у табл. 5.4, для розробки БМУ, та у табл. 2.8 – 2.9 для розробки управляючого автомату. Тривалість виконання операції підсумовування прийняти три такти. Початкова адреса мікропрограми дорівнює двом молодшим розрядам номеру залікової книжки поданого у шістнадцятирічній системі числення.

Таблиця 5.2. Варіанти завдання

a_5	a_4	Операція	a_6	Кількість двійкових тетрад	a_3	Розрядність двій- кового числа
0	0	перетворення з десяткової системи числення в двійкову	0	2		
			1	3		
0	1	перетворення з двійкової системи чи- слення в десяткову	0	2	0	7
					1	8
			1	3	0	7
					1	8

Таблиця 5.3. Варіанти завдання

a_4	a_1	Тип пристрою управління
0	0	БМУ з відносною адресацією МК
0	1	БМУ з примусовою адресацією МК
1	0	Управляючий автомат Мілі
1	1	Управляючий автомат Мура

Таблиця 5.4. Вихідні дані до проектування

a_4	a_2	Спосіб адресації мікрокоманд	Структура ПМК	Ємність ПМК (слів)	Використати зону β_4 для пере-вірки слова МК
0	0	відносна	лінійна	64	на непарність
0	1				на парність
1	0	примусовий	лінійна		на непарність
1	1	примусовий	матрична		на парність
Спосіб мікропрограмування – горизонтальний;					
Забезпечити занесення початкової адреси мікроалгоритму в регістр адреси мікрокоманд.					

Виконання роботи

1. Використовуючи моделюючу систему ПРОГМОЛС 2.0 побудувати і налагодити пристрій з мікропрограмним управлінням. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку М.
2. На спроектованому пристрої виконати числовий приклад із заданими викладачем значеннями операндів.
3. У протоколі навести функціональну схему пристрою для виконання заданої операції.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; висновки за роботою.

Контрольні питання

1. Як у ЕОМ подаються десяткові числа?
2. Від чого залежить кількість тетрад двійково-десятькового числа?
3. Поясніть, коли при переводі чисел необхідна корекція результату.
4. Як забезпечується занесення початкової адреси мікрокоманди а регістр адреси БМУ?
5. Наведіть склад устаткування для реалізації АЛП для переводу чисел з двійкової у десяткову систему числення та навпаки.
6. Наведіть склад устаткування для реалізації БМУ у даній роботі.
7. Наведіть формат слова мікрокоманди БМУ отриманий при виконанні лабораторної роботи і поясніть призначення кожної із зон.
8. Поясніть, як забезпечити необхідну тривалість виконання мікрооперації в БМУ.

СПИСОК ЛІТЕРАТУРИ

1. В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник.— К.: ВЕК +, 2008. — 176 с.
2. *Карцев М.А.* Архитектура цифровых вычислительных машин.— М.: "Наука", 1978. — 295 с.
3. В.І.Жабін, І.А.Жуков, І.А.Клименко, В.В.Ткаченко. *Прикладана теорія цифрових автоматів*: Навчальний посібник. — К.: Книжкове видавництво НАУ, 2007. — 364 с.
4. *Самофалов К.Г., Корнейчук В.И., Тарасенко В.П.* Цифровые ЭВМ. Теория и проектирование.— К.: Высш.шк. 1989. — 424 с.
5. *Цифровые ЭВМ. Практикум* / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабин — К.: Высш.шк. 1989. — 124 с.

ЛАБОРАТОРНА РОБОТА 5

ПРОЕКТУВАННЯ АРИФМЕТИЧНИХ ПРИСТРОЇВ ДЛЯ ВИКОНАННЯ ОПЕРАЦІЙ ДОДАВАННЯ ТА ВІДНІМАННЯ ЧИСЕЛ ІЗ ПЛАВАЮЧОЮ КОМОЮ

Мета роботи: Дослідити способи побудови пристроїв для машинного виконання арифметичних операцій з плаваючою комою. Закріпити навички в проектуванні й налагодженні схем пристроїв з мікропрограмним управлінням.

Теоретичні відомості [1,2,3]

Підготовка до роботи

1. Синтезувати операційну схему для виконання арифметичної операції із плаваючою комою. Задану операцію обрати відповідно до варіанту з табл. 5.1. Операцію додавання та нормалізації результату виконати у заданому машинному коді (табл. 6.2).

Таблиця 6.2. Варіанти завдання

a_5	a_4	Операція	a_6	a_0	Операнди	a_3	Код
0	0	C=A+B	0	0	A > 0; B > 0	0	ДК
			0	1	A < 0; B > 0		
0	1	C=A-B	1	0	A < 0; B < 0	1	ЗК
			1	1	A > 0; B < 0		
1	0	C=A*B	A > 0; B > 0				
1	1	C=A/B					

2. Виконати логічне моделювання роботи пристрою за допомогою цифрової діаграми із заданими викладачем значеннями операндів. Розрядність операндів обрати з табл. 6.3.

3. Скласти змістовний мікроалгоритм виконання заданої операції.

4. Побудувати пристрій управління для виконання заданої операції.

Тип пристрою обрати з табл. 6.4.

5. Під час виконання завдання необхідно враховувати дані наведені у табл. 4.2, для розробки БМУ, та у табл. 2.8 – 2.9 для розробки управляючого автомату. Тривалість виконання операції підсумовування прийняти два такти. Початкова адреса мікропрограми дорівнює двом молодшим розрядам номеру залікової книжки поданого у шістнадцятирічній системі числення.

Таблиця 6.3. Варіанти завдання

a_6	Розрядність порядку	a_3	a_2	Розрядність мантиси
0	4	0	0	6
		0	1	5
1	3	1	0	8
		1	1	7

Таблиця 6.4. Варіанти завдання

a_4	a_1	Тип пристрою управління
0	0	Управляючий автомат Мілі
0	1	Управляючий автомат Мура
1	0	БМУ з відносною адресацією МК
1	1	БМУ з примусовою адресацією МК

Виконання роботи

1. Використовуючи модельючу систему ПРОГМОЛС 2.0 побудувати і налагодити пристрій для виконання заданої операції. Опис програмного комплексу ПРОГМОЛС 2.0 наведений у додатку М.

2. На спроектованому пристрої виконати числовий приклад із заданими викладачем значеннями операндів.

3. У протоколі навести функціональну схему пристрою для виконання заданої операції.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; висновки за роботою.

Контрольні питання

1. Як у ЕОМ подаються числа із плаваючою комою?
2. Як виконуються операції додавання та віднімання чисел із плаваючою комою у ЕОМ?
3. Як виконується операція множення чисел із плаваючою комою у ЕОМ?
4. Як виконується операція ділення чисел із плаваючою комою у ЕОМ?
5. Як виконується етап зрівняння порядків у розробленому пристрої?
6. Наведіть склад устаткування необхідного для реалізації розглянутих операцій з числами з плаваючою комою.
7. Наведіть склад устаткування необхідного для побудови реалізації пристрою управління у даній роботі.
8. Наведіть ознаки порушення нормалізації. Як виконується нормалізація результату у даній роботі?
9. Поясніть, як забезпечити необхідну тривалість виконання мікрооперації в БМУ.

СПИСОК ЛІТЕРАТУРИ

1. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. – К.: ВЕК +, 2008. – 176 с.

2. Жабин В.И., Жуков І.А., Ткаченко В.В., Клименко І.А. Мікро-процесорні системи: Навчальний посібник. – К. Видавництво «СПД Гуральник», 2009. – 492 с.

3. *Цифровые* ЭВМ. Практикум / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабин – К.: Высш.шк. 1989. – 124 с.

ЛАБОРАТОРНА РОБОТА №6
ПОБУДОВА БЛОКІВ ОБРОБКИ ДАНИХ НА ЕОМ з
МІКРОПРОГРАМНИМ УПРАВЛІННЯМ

Мета роботи: Вивчення схемотехнічних особливостей, системи мікрооперацій ЕОМ з мікропрограмним управлінням і принципів побудови блоків обробки даних

Теоретичні відомості: [1,2]

Підготовка до виконання практичної роботи

1. Вивчити структуру ЕОМ з мікропрограмним управлінням і способи побудови операційних блоків.
2. Записати номер варіанту (номер залікової книжки) у двійковому поданні і виділити шість молодших розрядів $h_6 - h_1$. За отриманими значеннями двійкових розрядів вибрати варіанти завдань.
3. Розробити операційну схему, Ф- і ФС-мікроалгоритми обчислення заданої функції для 16-розрядних двійкових чисел зі знаком (старший розряд – знаковий) відповідно до табл. 6.1.
4. Побудувати структурні схеми шістнадцятирозрядних операційних блоків. Для кожного операційного блоку визначити за допомогою часових діаграм мінімальну тривалість такту.
5. Розробити мікроалгоритм обчислення функції, що задана у табл. 6.1, забезпечивши формування результату у регістрі вказаному у табл. 6.2. Для подання вихідних даних застосувати доповнювальний код. Під час розробки мікроалгоритму передбачити формування на довільному виході операційного блоку ознаки, що вказує на наявність хоча би в одному розряді результату одиниці.
6. Скласти мікропрограму у кодах мікрокоманд.

7. Виконати числовий приклад застосувавши дані з табл. 6.3.
Скласти цифрову діаграму стану регістрів.

8. Вивчити загальні положення до виконання практичних робіт із застосуванням лабораторного комплексу *COMPLEX*.

Таблиця 6.1. Варіанти завдань

h_2	h_1	Функція
0	0	$F = 16(X_1 + X_2 - 1) \& (X_3 - X_4) / 2$
0	0	$F = 8(X_1 \vee X_2) + (X_3 - 1 - X_4) / 16$
1	1	$F = 16(X_1 - 1) \& X_2 - (X_3 + X_4) / 4$
1	1	$F = 8(X_1 - X_2) + (X_3 \oplus X_4 - 1) / 16$

Таблиця 6.2. Варіанти завдань

h_2	h_4	Регістр
0	0	RQ
0	0	$R4$
1	1	$R5$
1	1	$R6$

Таблиця 6.3. Варіанти завдань

h_2	h_1	X_1	X_2	X_3	X_4
0	0	-17	12	17	3
0	0	12	2	-	15
1	1	18	-	23	11
1	1	-9	10	31	-21

Порядок виконання роботи

1. Налаштувати розроблену мікропрограму за допомогою лабораторного комплексу *COMPLEX*. Перевірити правильність обчислення заданої функції на числових прикладах.
2. Зробити висновки.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; схему алгоритму, налагоджену мікропрограму у кодах мікропрограм, висновки за роботою.

Контрольні питання

1. Які мікрооперації в розглянутій системі можна суміщувати, а які ні?
2. Приведіть структуру і функціональне призначення БОД.
3. Приведіть структуру мікрокоманди для БОД і функціональне призначення керуючих сигналів для БОД.
4. Охарактеризуйте основні способи додавання та віднімання чисел в ЕОМ. Опишіть загальний склад устаткування, необхідний для реалізації операцій додавання та віднімання в ЕОМ.
5. Що таке арифметичний та логічний зсув? Як забезпечити арифметичний та логічний зсув слів подвоєної довжини?
6. Наведіть структуру і функціональне призначення СУСЗ.
7. Які мікрооперації реалізуються в АЛБ. Як задати в мікропрограмі початкові значення в регістрах АЛБ.

8. Приведіть структуру МК для АЛБ і призначення управляючих сигналів.
9. Наведіть структуру і функціональне призначення СУСЗ.
10. Які мікрооперації виконуються над ознаками результату в СУСЗ?
Які типи зсувів забезпечує СУСЗ?
11. Приведіть структуру МК для СУСЗ і призначення управляючих сигналів.

СПИСОК ЛІТЕРАТУРИ

1. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. – К.: ВЕК +, 2008. – 176 с.
2. Жабін В.И., Жуков І.А., Ткаченко В.В., Клименко І.А. Мікропроцесорні системи: Навчальний посібник. – К. Видавництво «СПД Гуральник», 2009. – 492 с.
3. *Карцев М.А.* Архитектура цифровых вычислительных машин.— М.: "Наука", 1978. – 295 с.

ЛАБОРАТОРНА РОБОТА №7

ВИВЧЕННЯ БЛОКУ МІКРОПРОГРАМНОГО УПРАВЛІННЯ

Мета роботи: Вивчення блоку мікропрограмного управління, а також способи реалізації типових фрагментів мікропрограм та способів розгалуження мікропрограм.

Теоретичні відомості: [1,2,4]

Підготовка до виконання практичної роботи

1. Вивчити архітектуру БМУ. Побудувати структурно-функціональну схему БМУ.
2. Записати номер варіанту (номер залікової книжки) у двійковому поданні і виділити шість молодших розрядів $h_6 - h_1$. За отриманими значеннями двійкових розрядів вибрати варіант виконання практичної роботи.

Таблиця 6.4. Варіанти завдань

h_4	h_5	h_1	Номер точки переходу на мікропідпрограму
0	0	0	I
0	0	1	II
0	1	0	III
0	1	1	IV
1	0	0	V
1	0	1	VI
1	1	0	VII
1	1	1	VIII

3. У відповідності з мікроалгоритмом, приведеним на рис. 6.1, *а* розробити мікропрограму. Мікроалгоритми на рис. 6.1, *б* і рис. 6.1, *в* реалізувати у вигляді мікропідпрограм. Забезпечити звернення із основної мікропідпрограми (рис. 6.1, *а*) до першої мікропідпрограми (рис. 6.1, *б*) у точках, визначених табл. 6.4, та звернення цієї мікропідпрограми до другої мікропідпрограми (рис. 6.1, *б*) із точки, визначеної табл. 6.5. За необхідності у мікроалгоритми можна вводити додаткові вершини.

4. Розробити мікропрограму у кодах мікрокоманд.

Таблиця 6.5. Варіанти завдань

h_2	h_1	Номер точки переходу на мікропідпрограму
0	0	IX
0	0	X
1	1	XI
1	1	XII

Порядок виконання роботи

1. Налаштувати розроблену мікропрограму за допомогою лабораторного комплексу *COMPLEX*. Перевірити правильність обчислення заданої функції на числових прикладах.

2. Зробити висновки.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; схему алгоритму, налагоджену мікропрограму у кодах мікропрограм, висновки за роботою.

Контрольні питання

1. Поясніть призначення, склад та принцип функціонування ІС ВУ4.
2. Охарактеризуйте виводи мікросхеми ВУ4.
3. Як побудувати БМУ на ІС ВУ4?
4. Які фактори визначають довжину слова мікрокоманди?
5. Приведіть загальну структуру БМУ в обчислювальній системі.

Опишіть функціональне призначення кожного елемента.

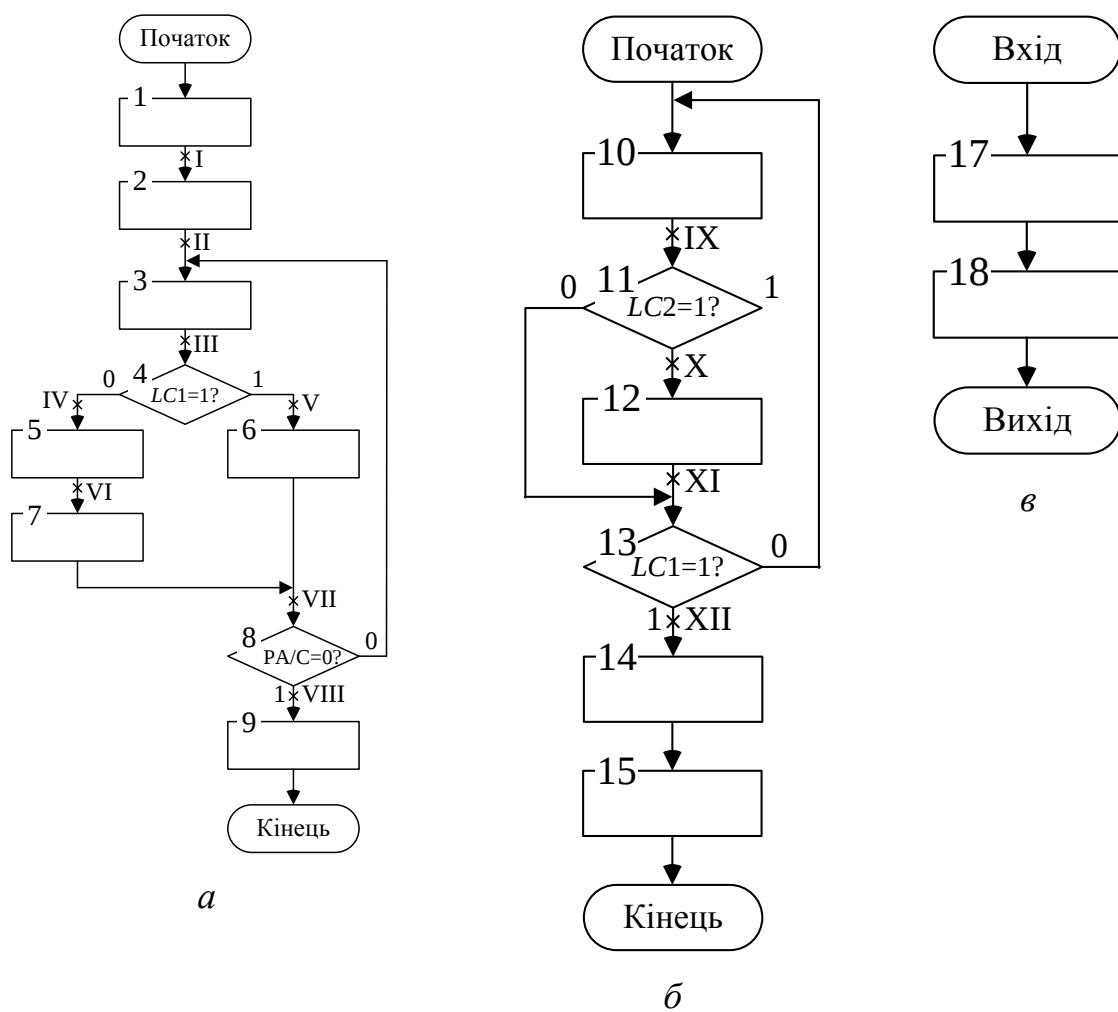


Рис. 6.1. Вихідні мікроалгоритми

6. Навести класифікації БМК. Поясніть, що розуміють під принципом мікропрограмного керування.

7. Поясніть поняття системи команд високого рівня (асемблера) і системи мікрокоманд низького рівня та принципу емуляції - реалізації однієї більш складної системи команд за допомогою більш простої системи команд.

8. Опишіть структуру мікрокоманди для БМУ. Опишіть усі можливі способи формування адреси наступної мікрокоманди.

9. Яка мікропрограма називається лінійною. Наведіть спосіб формування адреси у ПМК для лінійних алгоритмів.

10. Як у лінійній мікропрограмі реалізувати безумовний перехід на нову адресу.

11. Яка мікропрограма називається розгалуженою?

12. Як реалізувати умовні та безумовні переходи, цикли, звернення до мікропідпрограми?

13. Як СУСЗ формує сигнал логічної умови, як його перевірити в БОД? Які сигнали можна підключити до входів $L1 - L6$ мультиплексора умов?

14. Які мнемоніки логічних умов використовують у мікрокомандах ФАМ? За допомогою якої директиви здійснюють підключення сигналів до входів $L1 - L6$ мультиплексора?

СПИСОК ЛІТЕРАТУРИ

1. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. – К.: ВЕК +, 2008. – 176 с.

2. Жабін В.И., Жуков І.А., Ткаченко В.В., Клименко І.А. Мікропроцесорні системи: Навчальний посібник. – К. Видавництво «СПД Гуральник», 2009. – 492 с.

3. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. Цифровые ЭВМ. Теория и проектирование.— К.: Высш.шк. 1989. — 424 с.

ЛАБОРАТОРНА РОБОТА №8

РОЗРОБКА МІКРОПРОГРАМ ВИКОНАННЯ АРИФМЕТИЧНИХ ОПЕРАЦІЙ

Мета роботи. Вивчити архітектуру ЕОМ, що містить арифметико-логічний пристрій із двоадресним СОЗУ й блок мікропрограмного управління, одержати навички розробки мікропрограм

Теоретичні відомості [1,2,3]

Додаткові теоретичні відомості

Приклад 2.5. Розробити мікроалгоритм управління АЛП із зосередженою логікою для виконання операції множення за третім способом.

Виконання завдання

Для виконання задачі обираємо АЛП з односпрямованою магістраллю та двоадресним НОЗП, який дозволяє зменшити кількість мікрооперацій для перетворення даних.

Операційна схема множення за третім способом зображена на рис. 2.18. Операція множення виконуються із старших розрядів множника, за рахунок зсуву його вліво, сума часткових добутоків також зсувається вліво, множене – нерухоме. Множник зберігається у регістрі $R1$, множене – у регістрі $R3$. У регістрі $R2$ накопичується сума часткових добутоків. Регістр $R4$ застосовується як лічильник циклів. Розряд C регістру стану застосовується для збереження ознак при зсуві регістрів $R1$ та $R2$. Формування чергової суми часткових добутоків у регістрі $R2$ відбувається із поширенням переносу у регістр $R1$. При цьому на суматорі $SM1$ підсумовується вміст регістру $R1$ з нулями, на вхід суматора CI подається розряд C регістру стану, де збережений вихідний перенос суматора $SM2$.

Мікропрограма множення цілих 16-розрядних чисел за схемою на

Ошибка! Источник ссылки не найден..1 може мати такий вигляд.

link	l[3]: ct	Завдання зв'язку між L3 й CT
accept	r12:0	\ Занесення вихідних
accept	R15 :7ffffh	\ даних
accept	r10:7ffffh	\ в регістри
accept	r11:17	\ і лічильник циклів
	{cont;load rm, z;}	\ Обнулення RM
label1	{cjp not rm_c, label2;}	\ Аналіз цифри множника
	{add r12, r12, R15, z;}	\ Додавання множеного до R12
label2	{or srl, r12, r12, z;}	\ Зсув в R12 й R10 суми
	{or sr.9, r10, r10, z;}	\ часткових добутків
	{sub r11,r11,z,z;	\ Декримент і перевірка
	load rm, flags;cem_c;}	
	{cjp not rm_z, label1;}	\ на нуль лічильника (R11)
	{}	\ на нуль лічильника (R11)

Підготовка до лабораторної роботи

1. Записати номер варіанту (номер залікової книжки) у двійковому поданні і виділити шість молодших розрядів $h_6 - h_1$. За отриманими значеннями двійкових розрядів вибрати варіанти завдань.

2. Для 16-розрядного процесора розробити операційну схему, Ф- і ФС-мікроалгоритми заданої операції для 16-розрядних двійкових чисел зі знаком (старший розряд – знаковий) відповідно до табл. 3.1. Ошибка! Источник ссылки не найден. і табл. 3.2. Дані з табл. 3.2 визначають форму подання даних (прямий або доповнювальний код).

3. Розробити із використанням мікроасемблера мікропрограму реалізації отриманого мікроалгоритму. Для реалізації мікроалгоритму використати регістри R10-R15.

4. Виконати числовий приклад, використовуючи дані табл. 3.3. Виписати контрольні значення проміжних результатів, які будуть використані при налагодженні мікропрограми.

Таблиця В1-2.5 – Вибір арифметичної операції

h_4	h_3	h_2	h_1	Множення ($D = A \times B$)
0	0	0	0	1-м способом
0	0	0	1	2-м способом
0	0	1	0	3-м способом
0	0	1	1	4-м способом
h_4	h_3	h_2	h_1	Ділення ($D = A / B$)
0	1	0	0	1-м способом
0	1	0	1	2-м способом
h_4	h_3	h_2	h_1	Обчислення функції
0	1	1	0	$D=2C-4AB$
0	1	1	1	$D=A(B-1)+0,5C$
1	0	0	0	$D=2A(B+1)+0,5C$
1	0	0	1	$D=A(B+1)+2C$
1	0	1	0	$D=C+2AB$
1	0	1	1	$D=AB+0,5C$
1	1	0	0	$D=2A(B+1)+C$
1	1	0	1	$D=A(B-1)+2C$
1	1	1	0	$D=A(B+1)+0,5C$
1	1	1	1	$D=2A(B-1)+C$

Таблиця 3.2. Варіанти завдань

h_1	h_2	h_3	Форма подання			D
			A	B	C	
0	0	0	ДК	ДК	ПК	ДК

0	0	1	ПК	ПК	ДК	ДК
0	1	0	ПК	ДК	ПК	ДК
0	1	1	ДК	ПК	ПК	ДК
1	0	0	ПК	ПК	ДК	ДК
1	0	1	ДК	ДК	ПК	ДК
1	1	0	ДК	ПК	ДК	ДК
1	1	1	ПК	ДК	ДК	ДК

Табл. 1.3. Варіанти завдань

h_6	h_1	Значення		
		A	B	C
0	0	7	-5	12
0	1	-7	5	-9
1	0	-7	-5	24
1	1	7	5	-17

Порядок виконання роботи

Налагодити розроблену мікропрограму з використанням програмного емулятора.

Зробити виводи по роботі.

Зміст звіту

Звіт з лабораторної роботи повинен включати короткі теоретичні відомості, необхідні для виконання лабораторної роботи; структурні та функціональні схеми; таблиці та діаграми, отримані при виконанні теоретичного завдання, а також у процесі моделювання схем; схему алгоритму, налагоджену мікропрограму у кодах мікропрограм, висновки за роботою.

Контрольні питання

1. Розробіть мікропрограму обчислення заданого арифметичного вираження.
2. Охарактеризуйте основні способи множення чисел.
3. Поясніть, як забезпечити арифметичний й логічний зсув слів подвоєної довжини?
4. Поясніть, яким чином можна управляти записом інформації в RM?
5. Поясніть призначення директив мікроасемблера.

6. Поясніть, що таке мікроалгоритм, мікропрограма, мікрооперація й мікрокоманда?

7. Які мікрооперації в розглянутій системі можна сполучати, а які не можна?

СПИСОК ЛІТЕРАТУРИ

1. Жабин В.И., Жуков І.А., Ткаченко В.В., Клименко І.А. Мікро-процесорні системи: Навчальний посібник. – К. Видавництво «СПД Гуральник», 2009. – 492 с.

2. Карцев М.А. Архитектура цифровых вычислительных машин.— М.: "Наука", 1978. – 295 с.

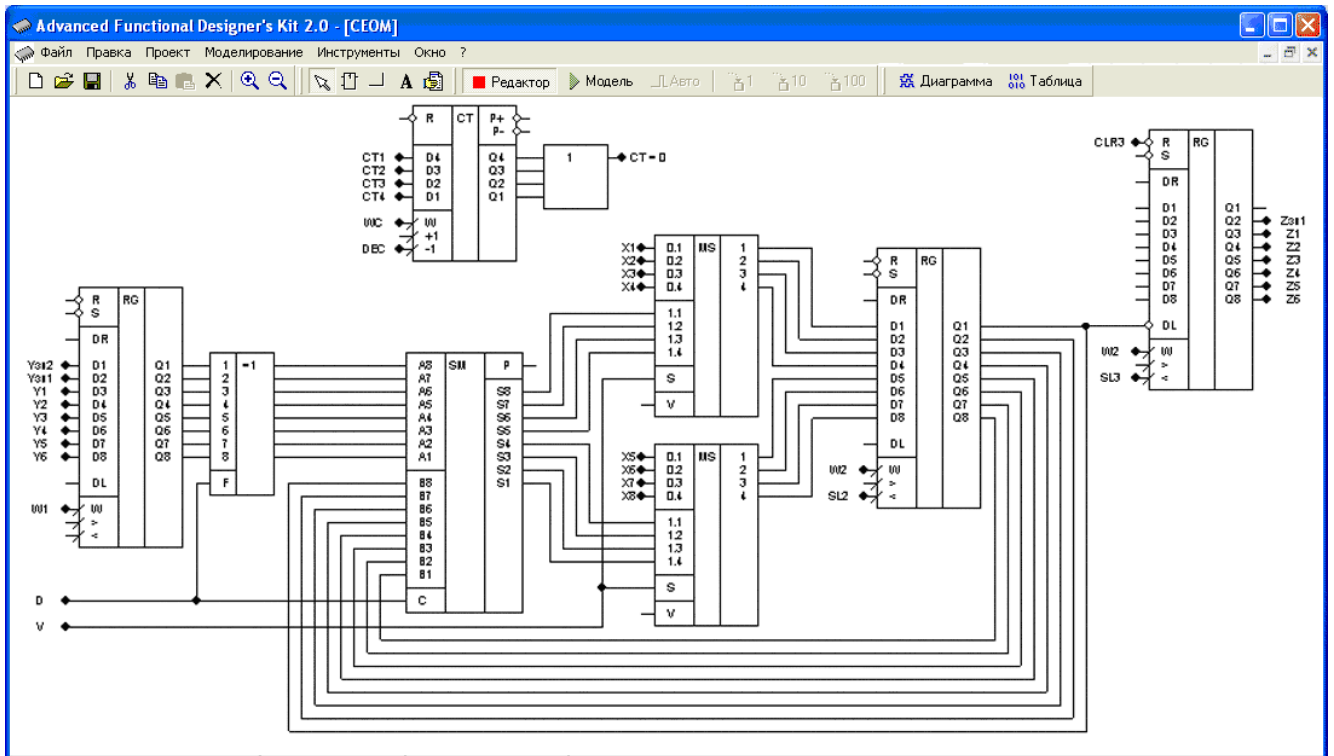
3. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. Цифровые ЭВМ. Теория и проектирование.— К.: Высш.шк. 1989. – 424 с.

4. Цифровые ЭВМ. Практикум / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабин – К.: Высш.шк. 1989. – 124 с.

ЗАГАЛЬНИЙ СПИСОК ЛІТЕРАТУРИ

5. Арифметичні та управляючі пристрої цифрових ЕОМ: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, Стиренко С.Г. – К.: ВЕК +, 2008. – 176 с.
6. Жабін В.И., Жуков І.А., Ткаченко В.В., Клименко І.А. Мікропроцесорні системи: Навчальний посібник. – К. Видавництво «СПД Гуральник», 2009. – 492 с.
7. *Каган Б.М.* Электронные вычислительные машины и системы. – М.: Энергоатомиздат, 1985. – 552 с.
8. *Карцев М.А.* Архитектура цифровых вычислительных машин. – М.: "Наука", 1978. – 295 с.
9. *Молчанов А.А., Корнейчук В.И., Тарасенко В.П.* Справочник по микропроцессорным устройствам. – К.: Техніка, 1987. – 288 с.
10. *Прикладана* теорія цифрових автоматів: Навчальний посібник / В.І.Жабін, І.А.Жуков, І.А.Клименко, В.В.Ткаченко. – К.: Книжкове видавництво НАУ, 2007. – 364 с.
11. *Самофалов К.Г., Корнейчук В.И., Тарасенко В.П.* Цифровые ЭВМ. Теория и проектирование. – К.: Высш.шк. 1989. – 424 с.
12. *Цифровые ЭВМ. Практикум* / К.Г.Самофалов, В.И. Корнейчук, В.П. Тарасенко, В.И.Жабін – К.: Высш.шк. 1989. – 124 с.

Схема операційного пристрою для ділення чисел



ДОДАТОК Д

Схема операційного пристрою для обчислення функції $A = \sqrt{B}$

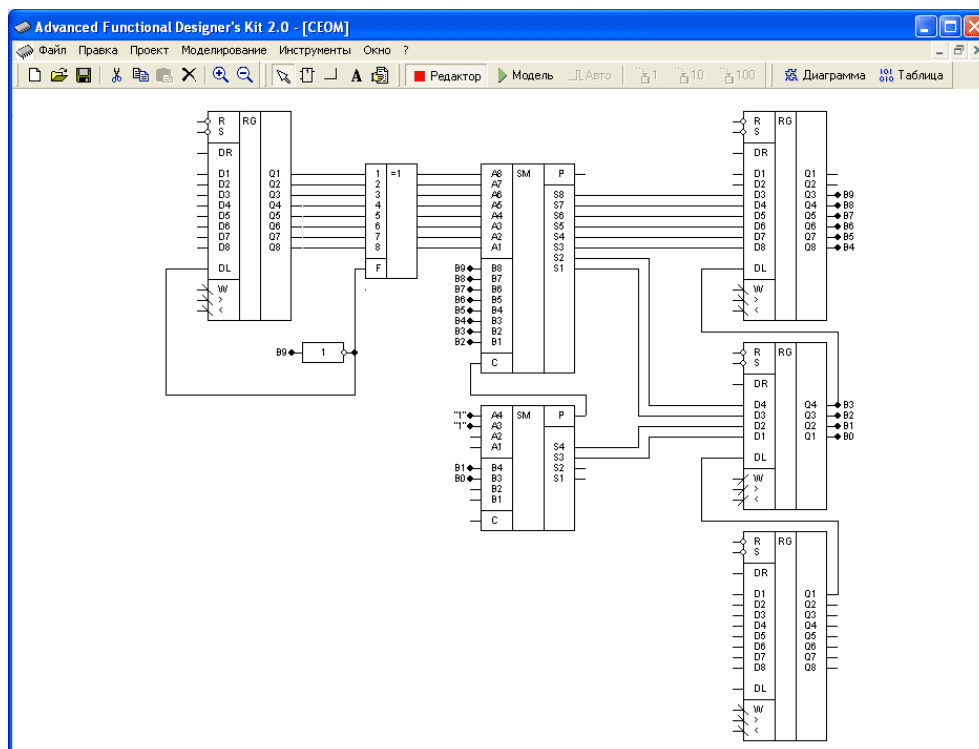


Схема операційного пристрою для переводу чисел із десяткової системи числення в двійкову методом «зсуву-корекції»

